

Pulse Response Measurement Optimization of ReRAM-Based Neuromorphic Devices

Soon Joo Yoon¹, Yoon Kyeong Lee^{1,2,*}

¹ Department of Nano Convergence Engineering, Jeonbuk National University, Jeonju 54896, Korea

² Division of Advanced Materials Engineering, Jeonbuk National University, Jeonju 54896, Korea

ReRAM 기반 뉴로모픽 소자의 펄스 반응 측정 최적화

윤순주¹, 이윤경^{1,2,*}

¹ 전북대학교 나노융합공학과

² 전북대학교 신소재공학부

✉ **Corresponding author(s):** yoonklee@jbnu.ac.kr (Y. K. Lee)

Cite as J. Electr. Electron. Mater., 39(3), 258–266 (2026), DOI: <https://doi.org/10.4313/JEEM.2026.39.3.4>

Received March 3, 2026; **Revised** March 23, 2026; **Accepted** March 24, 2026

초록: 대규모 언어 모델과 인공지능 기술의 비약적인 발전으로 많은 양의 데이터를 효율적으로 처리하는 하드웨어의 중요성이 강조되고 있다. 본 연구는 신경망 모사 컴퓨팅의 핵심 하드웨어로 알려져 있는 ReRAM의 구동 역학을 정확하게 분석하기 위한 고속 펄스 측정 장비의 측정 최적화 방법을 정리하였다. Keithley 4200A-SCS와 4225-PMU 카드를 활용하여 펄스 측정 시 발생하는 기생 저항 및 정전 용량으로 인한 측정 오차를 최소화하고 측정 범위와 소스 한계 범위의 불일치로 인한 HRS/LRS의 측정 오류를 해결하기 위해 연결 보정 및 이중 채널 구성을 결합한 최적화된 평가 방법론을 확립하였다. 제시된 정밀 측정 가이드라인은 ReRAM 뿐만 아닌 Pulse 측정을 요구하는 Transistor, DRAM 등의 반도체 소자의 평가에 적용될 수 있다.

키워드: 저항 변화 메모리, 이완, 뉴로모픽, 펄스 측정

ABSTRACT: The rapid advancement of large-scale language models and artificial intelligence technologies has highlighted the importance of data processing efficiency. This study outlines a measurement optimization method for high-speed pulse equipment to accurately analyze the operating dynamics of ReRAM, a core hardware component for simulating neural networks. An optimized evaluation methodology combining connection compensation and a dual-channel configuration was established to minimize measurement errors caused by parasitic resistance and capacitance during pulse measurements using the Keithley 4200A-SCS and 4225-PMU modules, and to address HRS/LRS measurement errors caused by mismatches between the measurement range and source limits. The proposed precision measurement guidelines can be applied to the evaluation of semiconductor devices that require pulse measurements, such as transistors and DRAM.

KEYWORDS: ReRAM, Relaxation, Memory, Pulse characterization

1 서문

- 대규모 언어 모델(LLM, Large Language Model)과 산업, 가정용 AI 로봇기술의 비약적인 발전으로 효율적인 데이터 연산 및 저장이 가능한 하드웨어가 활발하게 개발되고 있다. 특히, 대량의 데이터 연산 및 저장 과정에서 생성되는 열은 기존의 냉각 시스템으로는 전력 효율 및 경제성 측면에서 감당하기 어려운 수준이 되었으며, 장기간 안정성 및 경제성 측면에서 최근에는 해저나 우주에 데이터 센터를 건설하는 방안이 검토될 만큼 기존의 컴퓨팅 방식은 대량 연산에 적합하지 않다는 의견이 지배적이다 [1,2].
- 이러한 한계의 근본적인 원인은 현대 컴퓨팅 아키텍처의 표준으로 자리 잡은 구조적 특성에서 기인한다. 1940년대 초, 존 폰 노이만(John von Neumann)이 EDVAC 보고서에서 제안한 ‘프로그램 내장 방식(stored-program)’은 데이터와 명령어를 메모리에 함께 저장하고, 이를 버스(Bus)를 통해 중앙처리장치(CPU)로 전달하여 순차적으로 처리하는 구조이다.
- 1965년 고든 무어(Gordon Moore)가 제안한 ‘무어의 법칙(Moore’s Law)’에 따라 반도체 칩에 집적되는 트랜지스터 수가 18~24개월마다 두 배씩 증가하면서, CPU의 연산 속도와 메모리의 처리 속도는 지난 수십 년간 기하급수적인 발전을 이루었다 [3,4]. 그러나 단일소자 단위의 급격한 발전에도 불구하고, 데이터와 명령어가 물리적으로 동일한 버스를 공유하며 이동하는 기존 아키텍처는 CPU - 메모리 통신 과정에서 병목 현상을 발생시킨다. 방대한 양의 데이터를 끊임없이 병렬로 처리해야 하는 현대의 데이터 처리 환경에서, 이러한 병목현상은 치명적인 성능 저하와 막대한 전력 소모를 초래한다 [5]. 따라서 기존 아키텍처의 물리적 한계를 탈피한, 고효율·저전력 기반의 새로운 컴퓨팅 아키텍처 개발은 필수적이다.
- 본 연구에서는 앞서 언급된 폰 노이만 아키텍처의 병목현상과 에너지 효율 문제를 극복하기 위한 대안으로, 인간 뇌의 고효율 병렬 연산 방식을 모사하는 신경망 모사 컴퓨팅 하드웨어 아키텍처와 그 핵심 소자인 저항 변화 메모리(ReRAM)의 특성 평가 방법을 제시하고자 한다 [6,7].
- ReRAM이 지닌 고유의 휘발성(volatile) 및 비휘발성(non-volatile) 스위칭 특성은 단일 소자 내에서 다중 저항 상태(multi-level states)를 구현할 수 있게 한다 [8,9]. 나아가, 이는 생체 시냅스에서 일어나는 스파이크 기반(spike-based)의 연산과 데이터 저장을 동시에 효과적으로

모방할 수 있어, 복잡한 시공간적 동역학(spatiotemporal dynamics)을 요구하는 생체 신경망 모델을 하드웨어로 구현하는 데 최적화된 소자이다. 본 논문에서 사용된 측정 장비는 Keithley 4200A-SCS Parameter Analyzer (Keithley, USA)이며 4210-SMU, 4225-PMU, 4225-RPM 카드를 사용하였다. 4225-PMU는 4200A-SCS 용 고속 펄스 발생기로 펄스 출력과 펄스 측정을 동시에 진행한다. 4225-PMU는 두개의 4225-RPM 원격 Preamplifier/Switch module과 연결되어 낮은 수준의 전류(~100 nA) 측정이 가능하다.

- 본 논문은 ReRAM의 구조 및 구동 원리, 전기적 특성 평가를 중점적으로 다루며 ReRAM의 구조 및 측정 방법을 선택함에 있어 Keithley 4200A-SCS, 4225 PMU의 공식 매뉴얼과 연구자의 경험에 기반한 가이드라인을 제공하고자 한다.

2 본 문

2.1 ReRAM의 구조 및 구동 원리

- ReRAM은 외부 전기자극을 통해 채널층의 물리·화학적 특성의 국부적인 변화를 야기하여 소자의 저항 상태를 조절하는 메모리 소자이다. 산소 공공, 금속 이온 등은 ReRAM의 필라멘트 구성 물질로 널리 사용되는 물질이다 [10–15]. ReRAM의 구조는 주로 metal/channel/metal로 구성된 2 단자로 구성되어 있으며 주로 한쪽 전극은 Ag, Cu 등의 산화·환원이 쉽게 발생하는 활성 금속이 사용되며, 채널 레이어는 TiO_2 , HfO_2 , Ta_2O_5 등의 금속 산화물로 구성된다 [16] (그림 1). 이러한 직관적인 2단자 구조는 크로스바 어레이 형태로의 확장이 용이하여 뛰어난 공간 집적도를 보임과 동시에 행렬 연산이 가능하게 하는 주요한 특징이다.

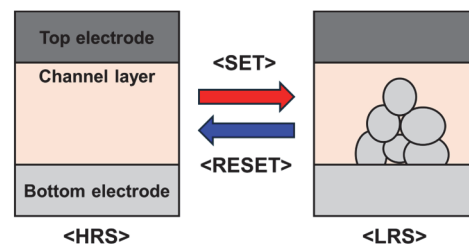


Fig. 1. Schematic diagrams of ReRAM

- ReRAM의 핵심 구동원리는 외부에서 인가되는 전기장에 의해 채널 층 내부에 나노미터 수준의 전도성 필라멘트가 가역적으로 형성-분해되는 전기화학 반응에 기반한다 [17-19] (그림 1). 소자의 임계 전압(threshold voltage) 이상의 전압을 인가하면 두 전극을 연결하는 전도성 경로가 형성되고 이로 인해 소자는 고 저항 상태(HRS)에서 저 저항 상태(LRS)로 전환된다(Set Process). 이때 소자에 역 방향 극성 또는 더 높은 전압을 인가하게 되면 형성된 필라멘트는 이온의 역방향 이동 또는 줄열에 의해 분해되고 고 저항 상태로 복귀하게 된다(Reset Process).
- 전도성 필라멘트의 구성 요소에 따라 ReRAM은 원자가 변화 메모리(valance change memory, VCM)와 전기화학적 금속화 메모리(electrochemical metallization memory, ECM)로 분류된다 [7,17]. VCM은 주로 TiO_2 , Ta_2O_5 와 같은 금속 산화물 내부의 산소 공공 및 산소 이온의 이동을 통해 전도성 경로를 형성하며 ECM은 Ag, Cu와 같이 이온화 에너지가 낮은 금속을 활성 전극으로 사용하고 Pt와 같은 전기화학 반응에 참여하지 않는 안정한 금속을 상대 전극으로 사용한다. 활성 전극의 금속은 외부 전계에 의해 금속 이온으로 산화된 후 음극으로 이동 및 환원되어 금속성 필라멘트를 성장시키는 동역학적 구동 원리를 보인다 [20].
- 이러한 전하 수송 및 이온 이동을 통해 작동하는 ReRAM은 인가되는 펄스의 진폭과 주기를 제어하여 필라멘트의 두께 및 밀도를 조절함으로써 단일 소자 내에서 다중 저항 상태를 구현할 수 있어 신경망의 흥분성 시냅스 후 전류(EPSC)와 억제성 시냅스 후 전류(IPSC)와 같은 단기 가소성(STP)과 장기 가소성(LTP) 평가에 주로 사용되는 측정 방식이다. 또한 펄스 이후 소자의 자발적인 이완 과정은 필라멘트 거동 역학의 규명을 위한 필수적인 측정이다. 다음 절에서는 펄스 측정을 위한 기본적인 장비 구성부터 세부 측정을 위한 측정 구성에 관해 설명한다.

2.2 Pulse 측정 장비 구성

- PMU의 출력(force)는 triaxial cable로 구성되어 있으며 cable의 shield는 PMU의 공통 접지와 연결되어 테스트 장치(DUT)와 접촉 시 루프영역을 최소화하여 케이블의 인덕턴스를 줄여야 한다 (그림 2). Pulse 진폭의 상승 시간(dt), 전류 변화(dI), 인덕턴스(L)는 소자에 인가되는 전압의 떨림을 유발하여 측정 정확도를 감소시킨다(Lenz's law: $V = L \, dI/dt$). 또한 RPM 이후 ReRAM과의 연결선은

실드 처리가 된 가능한 짧은 동축 케이블을 사용하여 기생 저항, 정전용량에 의한 측정 불확실성을 최소화해야 한다. PMU, RPM 모두 $50 \, \Omega$ 의 내부 저항을 가지고 있어 임피던스 불일치를 최소화하기 위해 케이블의 내부 저항 또한 $50 \, \Omega$ 수준의 케이블을 사용해야 한다. 추가로, 소자가 프로브 스테이션의 척과 전기적으로 연결되면 정전 용량과 노이즈가 추가되어 측정 부정확도가 증가하게 되므로 척과 샘플 사이는 절연 상태로 유지되어야 한다.

- 소자와 4225-PMU 간의 연결 경로 및 케이블 길이에 기인한 오차를 최소화하기 위해서는 연결 보정(connection compensation) 절차가 선행되어야 한다 (그림 3). 측정 시스템 내부의 기생 저항(parasitic resistance)은 소자에 인가되는 실질 전압의 변동을 야기하여 전류 측정의 불확실성을 초래한다. 이는 PMU 채널에 연결된 프로브 팁을

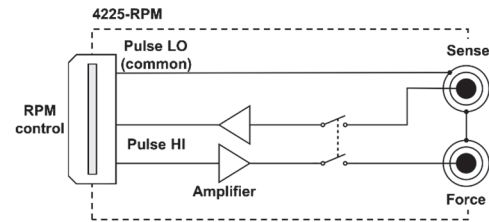


Fig. 2. Wiring diagram of RPM

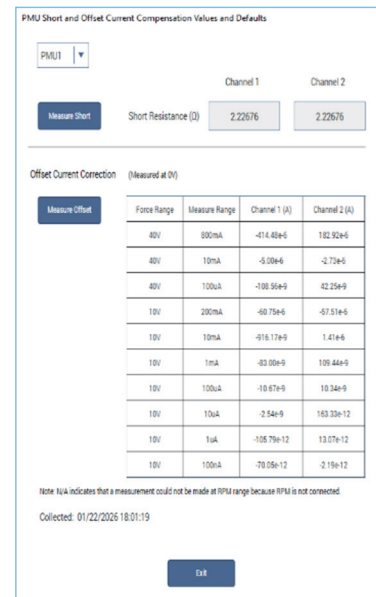


Fig. 3. PMU connection compensation dialog window

단락(short)한 상태에서 수행하는 단락 보정을 통해 완화할 수 있다. 이와 유사하게, 오프셋 전류 보정은 각 측정 범위의 0 V 지점에서 발생하는 암전류(dark current) 성분을 산출하고 이를 측정값에서 소거함으로써 데이터의 신뢰성을 확보하는 데 필수적인 역할을 한다.

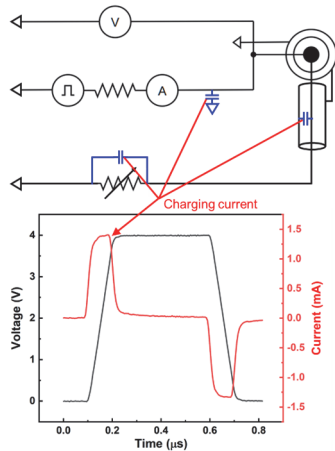


Fig. 4. Capacitive charging and discharging by systems and device

- 펄스 인가 시 측정 시스템 및 소자 자체의 정전용량 충전/방전에 의한 전류는 소자의 저항이 높고 전압 상승·하강 시간이 짧을수록 크게 측정된다 (그림 4).
- 그림 5는 이중 채널에서 적절한 측정 파라미터를 사용하여 펄스 반응을 측정할 때 생기는 이점을 보여준다. 20 MΩ 저항기를 PMU Ch1 및 Ch2 사이에 연결하여 5 ms에서 1.1 ms까지 2 V 펄스를 인가하였으며, 그림 5(a)에서 전류 측정 범위는 Ch1 $\pm 10 \mu\text{A}$, Ch2 $\pm 1 \text{ mA}$ 로 설정되었다. 전압 인가 채널인 Ch1은 전압 상승·하강 구간에서 시스템 정전용량에서 기인한 큰 전류 peak가 관찰되었으나, 2 V 유지 구간에서는 안정적인 측정값을 보였다. 반면에, Ch2는 넓은 측정 범위에 따른 측정 분해능 한계와 실제 전류 레벨의 유사성으로 인해 신호 대 잡음비가 저하되어 유의미한 결과 도출이 불가능하였다. 측정 범위를 모두 $\pm 10 \mu\text{A}$ 로 설정한 그림 5(b)의 경우, Ch2에서 전압이 급격히 변하는 구간에서 기생 커패시턴스에 의한 전류가 최소화되어 측정되었다. 펄스 구간에서 측정된 평균 전류는 Ch1 $99 \pm 0.37 \text{ nA}$, Ch2 $100 \pm 0.38 \text{ nA}$ 로 채널 간 동등한 측정값을 확인하였다.
- 시스템 정전용량에서 기인한 전류의 산출을 위해 Ch1 및 Ch2 간 전류 차이를 계산하였다 (그림 6(a)). Pulse 전압의 상승·하강 구간에서 약 $2.5 \mu\text{A}$ 의 전류 peak를 확인

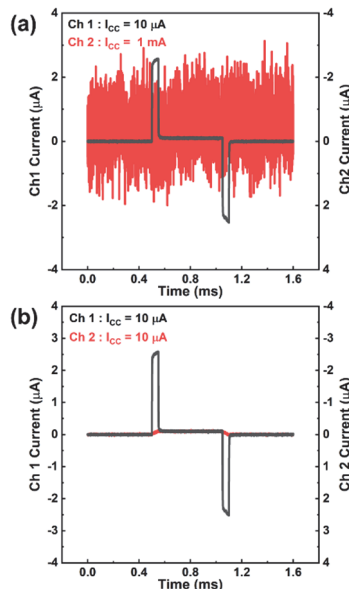


Fig. 5. Pulse characteristic of 20 MΩ resistor: Time-current graph measured in Ch1 and Ch2 with different measurement ranges (a) $I_{CC,Ch1} = 10 \mu\text{A}$, $I_{CC,Ch2} = 1 \text{ mA}$ and (b) $I_{CC,Ch1} = I_{CC,Ch2} = 10 \mu\text{A}$

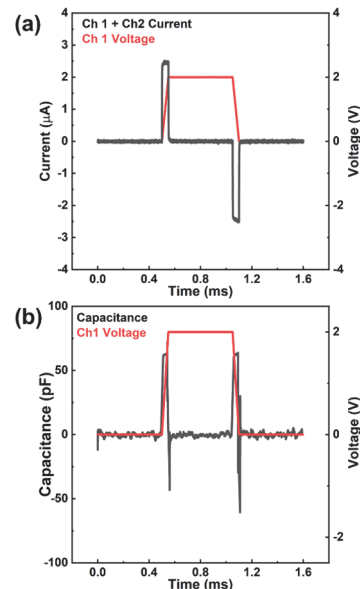


Fig. 6. Parasitic capacitance of system: (a) Capacitance induced current peak (grey) and (b) system capacitance calculated via the capacitor voltage-current relationship

하였으며, 이를 축전기의 전압-전류 관계식($I = C dV/dt$)에 대입하여 실제 정전용량을 계산한 결과 산출된 시스템 정전용량은 상승과 하강 구간 모두 약 62 pF로 동일한 정전 용량을 보였다 (그림 6(b)). 정전 용량 및 방전 시간은 케이블 길이, 접지 상태, 상승·하강 시간 등 시스템 구성에 따라 가변적이므로, 기존의 단일 채널 기반 측정 방식은 전압 인가와 전류 측정을 동시에 수행하기 때문에 한계가 존재한다.

- 따라서 본 논문에서 제안하는 이중 채널 기반 펄스 측정 방식은 다음과 같이 구성된다. 4225-PMU 모듈에는 두 개의 channel이 설치되어 있으며 두 개의 채널을 각각 전압 인가용 채널, 전류 측정용 채널로 사용하여 각각의 전극에 접촉시켜 이러한 문제를 해결할 수 있다. 또한 소자와 접촉하는 프로브팁은 grounding bracket을 적용하고 각각의 프로브팁의 ground bracket을 하나의 공통 접지에 연결하여 노이즈 및 정전 용량 충방전에 의한 신호 잡음을 최소화한다.

2.3 전기적 특성화

- ReRAM의 펄스 측정을 하기 전 quasi-static DC 측정을 통한 전류-전압(I-V) 곡선을 추출하여 소자의 LRS로 전환되는 전압을 가늠하는 것이 필수적이다. Set/Reset voltage를 확인하는 방법과 ReRAM의 전기적 특성에 대해 설명한 뒤 pulse 측정 시 주의 사항 및 측정 최적화에 대해 중점적으로 설명한다.

2.3.1 전류-전압 특성화

- 전류-전압 측정을 통한 ReRAM의 특성 평가는 가장 기초적인 분석 방식이다. 인가되는 전압에 따른 전류의 비선형적, 이력 변화를 보여주는 I-V 측정은 단순히 저항 상태의 변화를 넘어 ReRAM에 생성된 필라멘트의 특성을 직관적으로 보여주는 평가 방법이다. 이번 섹션에서는 I-V 측정을 통해 도출할 수 있는 소자의 특성과 물리적 의미를 보여준다. I-V 곡선을 통해 ReRAM이 전압의 극성에 따라 어떻게 반응하는 지 알 수 있으며 이는 필라멘트 형성 및 분해의 물리적인 원인을 직접적으로 보여준다.
- 먼저 양극성 스위칭(bipolar switching, 그림 7(a))의 경우 HRS에서 LRS로 전환되는 Set 과정과 다시 HRS로 복귀하는 Reset 과정이 서로 반대 극성의 전압에서 발생한다. 이는 필라멘트 형성과 분해가 전기화학적 반응에 의해 지배됨을 의미하며 필라멘트의 산화 환원에 의한 이온의

이동으로 설명될 수 있다 [17,20]. 이와 반대로 단극성 스위칭(unipolar switching, 그림 7(b))의 경우 Set/Reset 이 전압의 극성에 무관하게 주로 전류의 크기에 의해 동작이 구분된다. 주로 낮은 밀도로 형성된 필라멘트의 재확산 또는 높은 전력에서의 줄열에 의한 필라멘트의 용해로 인해 Reset 과정을 겪는다 [17,20].

- 또한, ReRAM은 인가된 전압이 제거된 후 (0 V)의 저항 상태에 따라 휘발성 스위칭(volatile switching)과 비휘발성 스위칭(non-volatile switching)과 같이 소자의 메모리적 특성에 따라 분류할 수 있다. 휘발성 스위칭 특성은 threshold voltage 이상의 전압에서 높은 전류 출력을 보인 뒤 일정 전압 이하에서 자발적으로 HRS로 회복하는 특성을 보이며 뉴런의 활동전위 이후 이완을 거쳐 휴식상태로 회복하는 뉴런의 역동성을 모사하는데 자주 사용된다. 이와 반대로 전원을 차단해도 마지막 저항상태를 장기간 유지하는 비휘발성 특성은 스위칭 이후 저항상태가 외부 전원 없이 장시간 유지하는 특성으로 인해 시냅스의 장기 기억 모사에 주로 응용된다. ReRAM의 저항상태의 유지 시간(relaxation time)의 범위는 ns 수준에서 수 시간 이상까지 다양하게 분포하며 이로 인해 단순히 I-V 곡선을 통한 ReRAM의 전기적 특성평가는 소자의 메모리적 특성을 평가하기에는 한계가 존재한다.

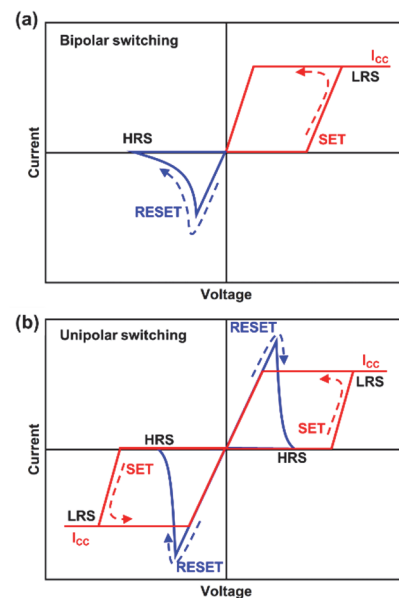


Fig. 7. Schematic diagram of I-V curves for different types of ReRAM: (a) Bipolar switching ReRAM and (b) unipolar switching ReRAM

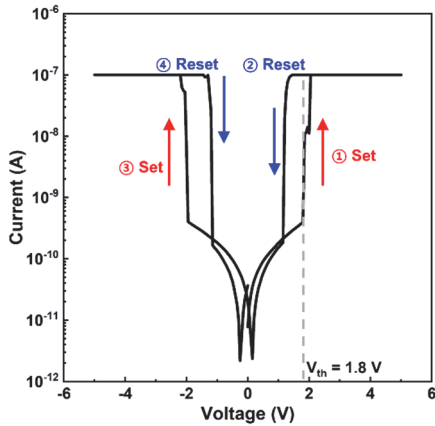


Fig. 8. IV curves of volatile threshold switch

- 그림 8은 양극성 스위칭 특성을 가진 ReRAM의 IV 곡선이다. 소자는 1.8 V 이상의 전압($V > V_{th}$)에서 급격한 전류 증가를 보였으며, 전압의 절대값이 감소하는 반대 방향의 스캔에서 1.1 V 이하에서 다시 HRS로 회복하는 특성을 보였다. 이와 같이 소자의 전류가 급격하게 증가하는 구간의 전압값을 set voltage라 하는데, 이 논문에서는 그림 8에서 묘사한 바와 같이 V-Log(I) 그래프에서 기울기가 급격히 증가하는 전압으로 정의하였다.

2.3.2 Pulse 특성화

- 앞서 설명한 I-V 분석을 통해 얻어진 소자의 set voltage는 펄스 진폭을 선택하는 기준이 되며 펄스 측정을 통해 ReRAM의 필라멘트 형성 지연 및 이완 시간을 정확하게 알 수 있다. Pulse 측정 모듈은 interactive test module (ITM)과 user test module (UTM)로 구분된다. ITM의 경우 제조사에서 미리 만들어둔 GUI 기반의 기초 테스트 모듈로 최대 200×10^6 point/sec의 샘플링 속도로 4,096개의 포인트를 측정할 수 있으나 펄스 측정의 경우 쌍 펄스 촉진, EPSC, IPSC와 같이 1,000회 이상의 반복적인 측정 및 이완 시간 측정으로 인해 더 많은 데이터 포인트가 필수적이다. 반면에 UTM 모듈의 경우 최대 30,000 포인트를 측정 가능하고 각 segment를 개별 적으로 제어할 수 있어 ReRAM 펄스 측정에 더욱 적합하여 본 논문에서는 제조사에서 기본 제공하는 UTM library를 활용한 가이드 라인을 제시한다. 먼저 본 논문에서 사용된 UTM 프로젝트는 PMU_examples_ulib의 PMU_SegArb_Example-Full module이며 최대 전류 측정값, 데이터 포인트, 전압 범위 및 펄스 파형 제어를 포함한다 (그림 9).

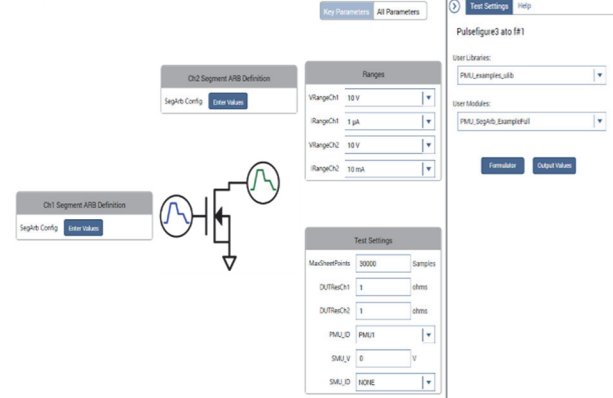


Fig. 9. Parameters window for PMU_SegArb-ExampleFull module

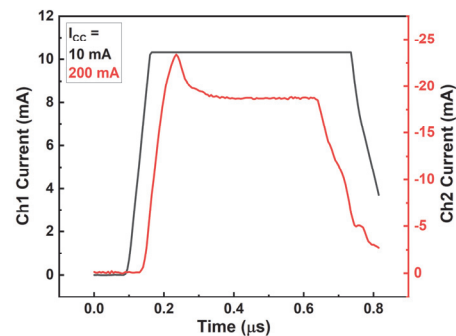


Fig. 10. Current waveforms for Ch1 and Ch2 with different compliance current. Ch2 current measurement is negative because current is flowing to Ch2

- PMU의 경우 Source-Measure Unit (SMU)과 달리 최대 측정 및 소스 범위가 다르다. 예를 들어 PMU의 전압 범위를 10 V, 최대 측정 전류 범위를 10 mA로 설정하였을 때 최대 소스의 허용 범위는 ± 200 mA이다. 그림 10은 PMU Ch1 (측정 범위: ± 10 V, ± 10 mA)과 Ch2 (측정 범위: ± 10 V, ± 200 mA)를 단락 시킨 뒤 Ch1에 4 V를 인가하여 측정된 전류 값이다.
- Ch1에서 측정된 전류의 경우 최대 측정 전류 한계인 10 mA가 기록되었으나, Ch2에서 측정된 전류는 실제 소자에 흐르는 19.8 mA가 기록되어, Ch1에서 설정한 compliance current가 소자를 통해 흐르는 전류를 제한하지 않았음을 알 수 있다.

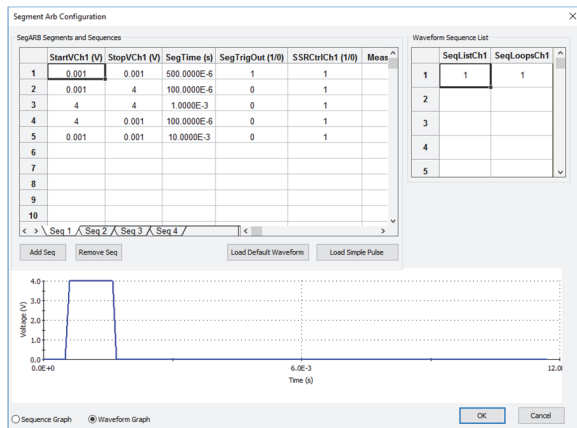


Fig. 11. Example sequence of PMU Ch1 for pulse measurement

- 이와 같이 펄스 전압을 통해 도달한 LRS 상태에서 실제 소자에 흐르는 전류가 Ch1의 compliance current 보다 더 높을 경우, 소자의 실제 저항을 Ch1을 통해서 정확히 계산할 수 없다. 그러나 Ch1의 측정 범위를 증가시키면 소자의 오프셋 전류 및 base line이 증가하여 HRS 및 이완 상태의 전류 및 저항을 정확하게 측정할 수 없다.
- 전압 인가 및 전류 측정을 동시에 담당하는 채널(Ch1)의 경우 앞서 설명한 정전용량 충방전으로 인한 전류가 발생하여 측정 오차가 발생한다. 따라서 pulse가 인가될 때에는 전압, 전류 측정만 담당하는 채널(Ch2)에서 전류 값을 수집하고, Pulse가 인가되지 않는 시점에서는 Ch1에서 전류 값을 수집해야 한다. 또한, 케이블, 접촉저항 등의 외부 요인에 의해 소자에 실제로 인가되는 전압은 Ch1에서 측정되는 전압과 차이가 발생하여 Ch1과 Ch2에서 측정되는 전압의 차이로 실제 소자에 인가되는 전압을 계산할 수 있다. 그림 11은 ReRAM 펄스 평가를 위해 사용된 Ch1의 파라미터이다. ReRAM의 초기 상태 및 이완을 확인하기 위해 펄스 전, 후로 0.001 V의 미세한 전압을 인가하였으며 Ch2는 동일한 segment time에서 전압을 모두 0 V로 설정하였다. Channel 1과 Channel 2는 각각 1 μ A, 1 mA의 측정 범위를 설정하였으며 UTM 모듈의 경우 오프셋 보정을 수동으로 해야 하기 때문에 각각의 범위에 맞는 오프셋 전류를 이후 측정값에서 제거하였다.
- 그림 12는 앞서 기술한 방법으로 측정한 nanowire network ReRAM의 Ch1, Ch2의 전류, 전압 그래프이다. 앞서 설명했듯 Ch1에서 측정된 전류는 약 1.2 μ A로 확인되나 실제 ReRAM의 반대 전극(Ch2)에서 측정되는 전류는 0.1 ~ 1.2 mA 수준으로 확인된다. 소자가 HRS 상태일 때 base line은 Ch1의 경우 1 ~ 10 nA, Ch2의 경우 1~10 μ A로 소자의

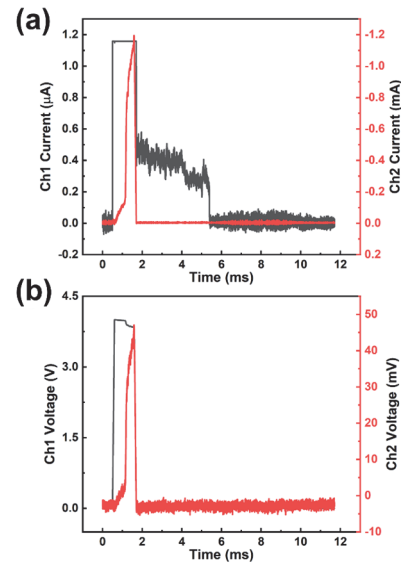


Fig. 12. Results of pulse tests measured on two different channels: (a) current waveform of Ch1 and Ch2. Ch2 current measurement is negative because current is flowing to Ch2 and (b) waveform of voltage applied to ReRAM (Ch1) and voltage measured after ReRAM (Ch2)

측정 범위에 따라 달라지게 된다. 이와 같이 PMU의 경우 측정 범위에 따른 오차가 존재하기 때문에 측정 컨셉 (relaxation 분석, LRS/HRS 저항비, 안정성 테스트)에 따라 측정 범위를 다르게 하는 것이 필수적이다.

3 결론

- 본 논문은 대규모 데이터 처리에 한계를 보이는 기존 컴퓨팅 아키텍처의 대안인 신경망 모사 시스템의 하드웨어로 주목받는 ReRAM의 구조 및 구동 원리에 대해 설명하고 이를 정밀하게 분석하기 위한 전기적 특성평가의 가이드라인을 제시한다. ReRAM의 필라멘트 형성 및 소멸 역학은 전류-전압 측정을 통해 기본적인 양극성/단극성 스위칭 및 메모리 특성을 파악할 수 있다. 그러나 신경망 모사 컴퓨팅 응용을 위한 이완 특성을 평가하기 위해서는 펄스 측정이 필수적이다.
- Keithley 4225-PMU를 통한 펄스 특성화 과정에서 장비의 임피던스 불일치, 기생 저항 및 정전용량은 측정 불확실성을 유발한다. 본 연구에서는 이를 최소화하기 위한 단

락 및 오프셋 전류 연결 보정의 중요성을 강조하였으며 나아가 장비의 측정 범위와 소스 한계 범위의 불일치로 인한 HRS와 LRS의 측정 오류를 해결하고자 두개의 PMU 채널의 역할을 분리하여 사용하는 이중 채널 구성 방식을 소개하였다.

- 따라서 본 논문에서 제시된 실무적 측정 최적화 방법은 ReRAM을 포함한 다양한 소자의 pulse 기반 측정에서 발생하는 측정 오차를 최소화하고 신뢰성 있는 데이터를 수집할 수 있는 방법을 제공한다.

ORCID

Yoon Kyeong Lee <https://orcid.org/0000-0001-5160-1015>

감사의 글

이 논문은 정부(과학기술정보통신부)의 재원으로 한국 연구재단과 전북대학교 BK21 FOUR 연구비 지원을 받아 수행된 연구입니다(No.2022R1C1 C101007113, RS-2023-00221295).

Conflict of Interest

The authors have no conflicts of interest.

Author Contributions

Soon Joo Yoon: Writing – Original Draft, Data Curation, Investigation, Formal Analysis.

Yoon Kyeong Lee: Formal analysis, Writing – original draft, Funding acquisition, Conceptualization, Supervision, Writing – review & editing.

Data Availability

Data available on request from the authors.

References

- [1] H. Seok, D. Lee, S. Son, H. Choi, G. Kim, and T. Kim, *Adv. Electron. Mater.*, **10**, 2300839 (2024). doi: <https://doi.org/10.1002/aelm.202300839>
- [2] X. Y. Xu and X. M. Jin, *ACS Photonics.*, **10**, 1027 (2023). doi: <https://doi.org/10.1021/acsp Photonics.2c01543>
- [3] M. S. Lundstrom and M. A. Alam, *Science.*, **378**, 722 (2022). doi: <https://doi.org/10.1126/science.ade2191>
- [4] K. S. Kim, J. Kwon, H. Ryu, C. Kim, H. Kim, E. K. Lee, D. Lee, S. Seo, N. M. Han, J. M. Suh, J. Kim, M. K. Song, S. Lee, M. Seol, and J. Kim, *Nat. Nanotechnol.*, **19**, 895 (2024). doi: <https://doi.org/10.1038/s41565-024-01695-1>
- [5] S. Kundu, P. B. Ganganaik, J. Louis, H. Chalamalasetty, and B. P. Rao, *IEEE Trans. Very Large Scale Integration (VLSI) Syst.*, **30**, 755 (2022). doi: <https://doi.org/10.1109/TVLSI.2022.3161847>
- [6] D. Kudithipudi, C. Schuman, C. M. Vineyard, T. Pandit, C. Merkel, R. Kubendran, J. B. Aimone, G. Orchard, C. Mayr, R. Benosman, J. Hays, C. Young, C. Bartolozzi, A. Majumdar, S. G. Cardwell, M. Payvand, S. Buckley, S. Kulkarni, H. A. Gonzalez, G. Cauwenberghs, C. S. Thakur, A. Subramoney, and S. Furber, *Nature*, **637**, 801 (2025). doi: <https://doi.org/10.1038/s41586-024-08253-8>
- [7] Y. Chen, *IEEE Trans. Electron. Dev.*, **67**, 1420 (2020). doi: <https://doi.org/10.1109/TED.2019.2961505>
- [8] S. Hosseinzadeh, M. Klemm, G. Fischer, and D. Fey, *it - Inf. Technol.*, **65**, 52 (2023). doi: <https://doi.org/10.1515/itit-2023-0022>
- [9] S. H. Lee, S. A. Khan, S. M. Hong, and J. H. Jang, *Mater. Sci. Semicond. Process.*, **198**, 109797 (2025). doi: <https://doi.org/10.1016/j.mssp.2025.109797>
- [10] M. Chauhan, S. Choudhary, and S. K. Sharma, *Adv. Electron. Mater.*, **10**, 2300724 (2024). doi: <https://doi.org/10.1002/aelm.202300724>
- [11] D. Kim, J. H. Park, D. S. Jeon, T. D. Dongale, and T. G. Kim, *J. Alloys Compd.*, **854**, 157261 (2021). doi: <https://doi.org/10.1016/j.jallcom.2020.157261>
- [12] S. Alshehri, M. Shariq, A. Y. Madkhli, E. Alzahrani, G. S. AlGhamdi, F. A. M. Abdelaziz, E. A. E. Mohammed, A. Khatab, and E. Almutib, *ECS J. Solid State Sci. Technol.*, **14**, 055002 (2025). doi: <https://doi.org/10.1149/2162-8777/add378>
- [13] S. Pramanik, R. Chakraborty, S. Hazra, P. P. Maurya, C. Pan, and B. N. Pal, *ACS Appl. Nano Mater.*, **8**, 14972 (2025). doi: <https://doi.org/10.1021/acsanm.5c01941>
- [14] A. Sharma, M. Faraz, and N. Khare, *Eur. Phys. J. Plus*, **140**, 88 (2025). doi: <https://doi.org/10.1140/epjp/s13360-025-06018-4>
- [15] S. Yasmeen, A. DiFilippo, and M. Orlowski, *Sci. Rep.*, **16**, 2363 (2026). doi: <https://doi.org/10.1038/s41598-025-32090-y>

- [16] J. M. Yun, H. N. Kang, J. T. Park, S. J. Yoon, and Y. K. Lee, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **38**, 330 (2025).
doi: <https://doi.org/10.4313/JKEM.2025.38.3.14>
- [17] S. J. Yoon, J. T. Park, and Y. K. Lee, *Soft Sci.*, **4**, 30 (2024).
doi: <https://doi.org/10.20517/ss.2024.12>
- [18] A. G. Isaev, O. O. Permyakova, and A. E. Rogozhin, *Russian Microelectron.*, **52**, 74 (2023).
doi: <https://doi.org/10.1134/S1063739723700257>
- [19] B. G. Lee, J. Y. Lee, J. H. Choi, J. M. Seo, and S. J. Kim, *J. Korean Inst. Electr. Electron. Mater. Eng.*, **37**, 649 (2024).
doi: <https://doi.org/10.4313/JKEM.2024.37.6.11>
- [20] D. Ielmini and G. Pedretti, *Chem. Rev.*, **125**, 5584 (2025).
doi: <https://doi.org/10.1021/acs.chemrev.4c00845>